

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11097575 A**

(43) Date of publication of application: **09 . 04 . 99**

(51) Int. Cl

**H01L 23/12**  
**H01L 21/60**

(21) Application number: **09255569**

(22) Date of filing: **19 . 09 . 97**

(71) Applicant: **DENSO CORP**

(72) Inventor: **KONDO KENJI  
MIKURA HIDEHIRO  
NAKANO TETSUHIRO  
AOYAMA MASAYUKI**

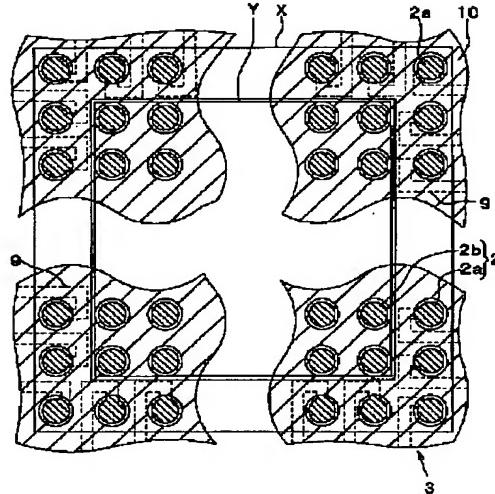
**(54) PACKAGE STRUCTURE FOR ELECTRONIC PARTS**

**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a package structure which can prevent a contact failure between a BGA package and a multi-layer printed circuit board even if an external shock is applied thereto.

**SOLUTION:** In the outermost electrode 2a at the outer peripheral part (region X) of a plurality of electrodes 2 arranged in an array, an extraction wiring 9 can be lead out from inside a polygon made by straight lines joining the centers of neighboring outermost electrodes 2a. Since the part to which the largest stress concentration is applied by an external impact is outside the polygon, the extraction wiring 9 which tends to separate the bump is not provided in the region, which prevents the solder bump from being stripped.

COPYRIGHT: (C)1999,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-97575

(43)公開日 平成11年(1999)4月9日

(51) Int.Cl.<sup>6</sup>  
H 01 L 23/12  
21/60

識別記号  
3 1 1

F I  
H 01 L 23/12  
21/60

L  
3 1 1 S

審査請求 未請求 請求項の数3 O.L (全6頁)

(21)出願番号 特願平9-255569

(22)出願日 平成9年(1997)9月19日

(71)出願人 000004260  
株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 近藤 賢司  
愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(72)発明者 三倉 英弘  
愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(72)発明者 中野 哲浩  
愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(74)代理人 弁理士 伊藤 洋二 (外1名)

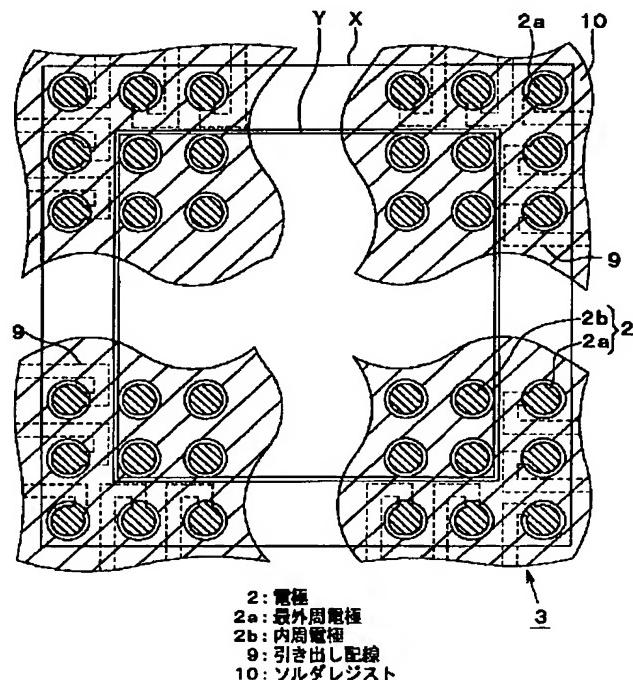
最終頁に続く

(54)【発明の名称】電子部品の実装構造

(57)【要約】

【課題】外部衝撃によってもBGAパッケージと多層プリント配線基板との接触不良を防止できる実装構造を提供する。

【解決手段】アレイ状に配列された複数の電極2のうち、外周部分(領域X)に位置する最外周電極2aにおいては、隣接する最外周電極2aの中心同士を結んでできる多角形の内側から引き出し配線9が引き出されるようとする。外部衝撃による応力集中が最も大きい部分は、前記多角形の外側の領域に成るため、この領域にははんだバンプが剥離しやすくなる引き出し配線9を設けないようすることにより、はんだバンプの剥離を防止することができる。



## 【特許請求の範囲】

【請求項1】 電子部品(1)の裏面にアレイ状の配列を成す複数のはんだバンプ(7)を形成したのち、前記はんだバンプ(7)の配列に対応するようにアレイ状に配列された略円形状の複数の電極(2)を有する実装基板(3)上に前記電子部品(1)を位置決め搭載し、前記複数のはんだバンプ(7)を溶融させて前記電極(2)と接合させることにより前記電子部品(1)と前記実装基板(3)とが電気的に接合されてなる電子部品の実装構造において、

前記アレイ状に配列された複数の電極(2)のうち、外周部分に位置する最外周電極(2a)においては、隣接する最外周電極(2a)の中心同士を結んでできる多角形の内側から引き出し配線(9)が引き出されていることを特徴とする電子部品の実装構造。

【請求項2】 前記最外周電極(2a)の引き出し配線(9)は全て、該最外周電極(2a)に対して同方向に屈曲して前記多角形の外側に引き出されていることを特徴とする請求項1に記載の電子部品の実装構造。

【請求項3】 請求項1又は2における前記電子部品(1)を搭載させてなることを特徴とする携帯機器用電子部品の実装構造。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、電子部品の裏面にアレイ状に配置されたはんだバンプによって、電子部品と実装基板とを電気的に接続する電子部品の実装構造に関し、特に携帯機器に用いる電子部品の実装構造に適用して好適である。

## 【0002】

【従来の技術】 従来におけるポールグリッドアレイ(以下、BGAという)パッケージ101の実装構造を図4に示す。この図に示されるように、BGAパッケージ101の実装は、BGAパッケージ101の裏面にアレイ状に配置された複数のはんだバンプ102を溶融させて、複数のはんだバンプ102と多層プリント配線基板103に設けられた略円形状の複数の電極104とをそれぞれ接合させることによって成される。

【0003】 BGAパッケージ101が実装される多層プリント配線基板103の上面図を図5に示す。この図に示すように、多層プリント配線基板103には、各電極104からの引き出し配線105が備えられている。この引き出し配線105のうち、マトリクスアレイ状に配置された複数のはんだバンプ102のうち最外周に位置するものと接合される電極(以下、最外周電極といふ)104aから引き出されるものは、外部との電気的導通を容易にするために、多層プリント配線基板103の表面に形成されているのが一般的である。

【0004】 この引き出し配線105は、保護用のソルダーレジスト106(図5の斜線部)によって覆われる。

このとき、はんだバンプ102と電極104との接合面積を大きくするために、電極104の表面を全面的に露出させるようしている。従って、最外周電極104aにおいては、引き出し配線105が多層プリント配線基板103の最も表面側の層に形成されていることから、引き出し配線105の一部が露出し、はんだバンプ102が最外周電極104aと引き出し配線105の一部と接合した状態となる。

## 【0005】

10 【発明が解決しようとする課題】 BGAパッケージ1や多層プリント配線基板103に外部衝撃が加わった場合、特に多層プリント配線基板103が曲がりやすい樹脂等からなる場合には、最外周電極104aの部分に応力集中が起こるため、最外周電極104aとはんだバンプ102との接合部分ではこの応力集中に耐えうる接合強度が要求される。

【0006】 一般に、最外周電極104aからの引き出し配線105は、最外周電極104aから最短距離で外部へ引き出されている。つまり、隣接する最外周電極104aの中心全てを線で結んで多角形を形成したときに、最外周電極104aのうちこの多角形の外側に位置する部分から、多角形の内側に位置するはんだバンプ102側には寄らないようにして引き出し配線105が延設されている。

【0007】 しかしながら、最外周電極104aのうちでも特に外部衝撃時に応力が集中する部分は前記多角形の外側に位置する部分であり、この部分に引き出し配線105が形成されていることから、外部衝撃時に引き出し配線105が形成された部分Aからはんだバンプ102が剥離(クラック)してしまい、接触不良が発生するという問題がある。

【0008】 本発明は上記問題に鑑みてなされたもので、外部衝撃によっても電子部品と実装基板との接触不良を防止できる電子部品の実装構造を提供することを目的とする。

## 【0009】

【課題を解決するための手段】 上記問題について本発明者は、以下のような検討を行った。引き出し配線105が形成された部分Aが起点となってはんだバンプ102の剥離が生じる。これは、引き出し配線105が形成された部分Aの接合状態が他の部分より弱いために、この部分からはんだバンプ102の剥離が生じると考えられる。

【0010】 引き出し配線105が形成された部分Aと引き出し配線105が形成されていない部分と接合状態を比較してみる。まず、引き出し配線105が形成された部分Aにおいては、引き出し配線105の表面にははんだバンプ7の接合が終端するような状態となっている。一方、引き出し配線105が形成されていない部分においては、最外周電極2aの表面だけでなく、その側

面（図4の断面図に示される台形状の最外周電極2aの斜め部分）においても接合するような状態となっている。このような違いから、接合強度の強弱が発生していると考えられる。

【0011】本発明は上記目的を達成するため、以下の技術的手段を採用する。請求項1乃至2に記載の発明においては、アレイ状に配列された複数の電極(2)のうち、外周部分に位置する最外周電極(2a)においては、隣接する最外周電極(2a)の中心同士を結んでできる多角形の内側から引き出し配線(9)が引き出されていることを特徴としている。

【0012】このように、最外周電極(2a)においては、隣接する最外周電極(2a)の中心同士を結んでできる多角形の内側から引き出し配線(9)が引き出されるようすれば、接合が弱くなる引き出し配線(9)が形成された部分と外部衝撃等によって応力集中する部分とが一致しなくなるため、外部衝撃によっても最外周電極(2a)からはんだバンプ(7)が剥離しにくくなる。これにより、電子部品(1)と実装基板(3)との接触不良を防止することができる。

【0013】請求項3に記載の発明においては、前記電子部品(1)は、携帯機器に搭載されるものであることを特徴としている。携帯機器においては、落下等による外部衝撃を受けやすく、電子部品(1)と実装基板(3)との接触不良が発生し易い。このため、請求項1乃至2に記載の発明を携帯機器に適用すると効果的である。

【0014】なお、上記各手段の括弧内の符号は、後述する実施形態記載の具体的手段との対応関係を示すものである。

#### 【0015】

【発明の実施の形態】以下、本発明の実施の形態を図に基づいて説明する。図1に、BGAパッケージ1を所定の電極2(パッド)が備えられた多層プリント配線基板3に実装したときの模式図を示す。また、図2に多層プリント配線基板3に備えられた電極2の配列パターンを示す。但し、図2は電極2の配列パターンを簡略化して表したものであり、円形の電極2がアレイ状に配置されていることを示している。

【0016】ここで、BGAパッケージ1とは、回路配線6を有するインターポーラー4に接着剤等を介して半導体チップを搭載し、回路配線6と半導体チップとをAuワイヤ等で電気的に接続したのち、封止樹脂5で半導体チップ及びAuワイヤを封止したものを示す。本実施形態では、薄型化や生産性を考慮してインターポーラー4にはポリイミドテープを用いており、また封止樹脂5としてはエポキシ樹脂等を用いている。

【0017】このBGAパッケージ1の裏面に相当するインターポーラー4には、アレイ状に穴が空けられており、この穴を介して回路配線6にはんだボールを溶融接

合することで、BGAパッケージ1の裏面にはんだバンプ7がアレイ状に配置された状態となっている。一方、多層プリント配線基板3は、多数の配線層8を積層状に形成したものであり、図2に示すような配置パターンで形成された電極2を備えている。この電極2の配置パターンは、はんだバンプ7の配置と対応するようになっていて、実装時にBGAパッケージ1に設けられたはんだバンプ7と多層プリント配線基板3に設けられた電極2とがそれぞれ組合わされるようになっている。

【0018】そして、多層プリント配線基板3に備えられた複数の電極2のうち最外周電極2a(図2における領域Xにおける電極2)のそれには、外部との電気的接続を行う引き出し配線9が形成されている。この引き出し配線9は、多層プリント基板3に形成された多数の配線層8のうちの最も表面側の層で形成されており、図3の斜線部に示すように、隣接する最外周電極2aの中心同士を結んでできる多角形の内側から引き出された状態で形成されている。引き出し配線9は、多角形の内側から引き出されたのち、屈曲して多角形の外側に引き出され、外部との電気的導通が取れるようになっている。この引き出し配線9の屈曲する方向は、最外周電極2aに形成された全ての引き出し配線9において、最外周電極2aに対して同方向になっている。

【0019】なお、最外周電極2a内に配置される内周電極2b(図2における領域Yにおける電極2)においても、引き出し配線が形成されているが、ここでは図示せずに省略する。内周電極2bの引き出し配線は、多層プリント配線基板3の最も表面側の層で形成されているものの他、多層プリント配線基板3の内層に形成されるものもある。

【0020】以下、多層プリント配線基板3の製造方法について説明する。なお、簡略化のため、4層からなる多層プリント配線基板3について説明する。まず、両面に銅箔処理が成されたコア材を用意し、所定の位置にドリルで穴を開けてスルーホール(ブラインドビアホール)を形成する。そして、このスルーホールを通じて、コア材の両面における銅を電気的に導通させるべく、銅メッキによるスルーホールメッキを行う。これにより、スルーホールメッキ処理が施された基板が完成する。

【0021】次に、このようなスルーホールメッキ処理が施された基板を2枚用意し、この2枚の基板のうち、後に張り合わせる側同士の面の銅箔をエッチングによってペターニングする。そして、ガラスクロスにエポキシ樹脂を含有させたプリプレグを2枚の基板間に挟み込んだ状態で加熱プレス処理を行い、2枚の基板を張り合わせる。これにより、4層に分かれた銅箔の層が形成される。

【0022】そして、4層分全てを貫通するようにドリルで穴を開けてスルーホールを形成し、銅メッキによるスルーホールメッキを行って4層に分かれた銅箔が電気

的に導通するようにする。この後、BGAパッケージ1を実装する側、つまり多層プリント配線基板3の表面に該当する側の銅箔をエッチングによってパターニングし、電極部分の銅箔を残すと共に所定の引き出し配線9を形成する。このとき、最外周電極2aの引き出し配線9においては、隣接する最外周電極2aの中心同士を結んでできる多角形の内側から引き出されるような配線パターンにする。

【0023】この後、引き出し配線9を保護するため、ソルダレジスト10を印刷形成して、ソルダレジスト10にて引き出し配線9を覆う。このとき、ソルダレジスト10の印刷ズレによって、電極2がソルダレジスト10に覆われないように、ソルダレジスト10の開口部は印刷ズレを考慮した大きさになっている。なお、この後、必要に応じて無電解メッキ法により、電極2上にニッケルー金(Ni-Au)メッキを施したり、錫(Sn)メッキやパラジウム(Pd)メッキを施す等して、複数の配線層8を備えた多層プリント配線基板3が完成する。

【0024】このように完成された多層プリント配線基板3上にBGAパッケージ1を位置決め搭載したのち、はんだバンプ7を溶融することでBGAパッケージ1が多層プリント配線基板3に実装される。上述したように、外部衝撃等によって応力集中する部分は、最外周電極2aのうち、最外周電極2aの中心同士を結んでできる多角形の外側に位置する部分である。このため、当該多角形の外側から引き出されるように引き出し配線9を形成すると、引き出し配線9が形成された部分を起点としてはんだバンプ7が最外周電極2aから剥がれてしまう。

【0025】しかしながら、本実施形態では最外周電極2aにおいて、隣接する最外周電極2aの中心同士を結んでできる多角形の内側から引き出されるように引き出し配線9を形成しているため、外部衝撃等によって応力集中する部分には接合が弱くなる部分が形成されなくなる。すなわち、外部衝撃等によって応力集中する部分ではなく、その側面(図1の断面図に示される台形状の最外周電極2aの斜め部分)においても接合しており、接合\*

\*強度が強い状態になっている。

【0026】このため、外部衝撃等によって応力集中が生じても、最外周電極2aからはんだバンプ7が剥離することを防止することができる。このように、最外周電極2aの引き出し配線9を、隣接する最外周電極2aの中心同士を結んでできる多角形の内側から引き出すように形成することにより、接合強度が弱くはんだバンプ7が剥がれやすい部分と外部衝撃等によって応力集中する部分を一致させないようにすることができ、最外周電極2aからはんだバンプ7が剥離することを防止することができる。

【0027】これにより、外部衝撃による応力集中によって、特に本実施形態に示すように柔らかい樹脂等からなる多層プリント配線基板3を用いた場合においても、はんだバンプ7が最外周電極2aから剥離することができないため、BGAパッケージ1と多層プリント配線基板3との接触不良を防止することができる。なお、本実施形態に示したBGAパッケージ1と多層プリント配線基板3との実装構造を携帯機器、例えば携帯電話等に用いた場合、携帯機器は落下等による外部衝撃を受けやすく、電子部品と実装基板との接触不良が発生し易いため、特に有効に上記接触不良を防止することができる。

#### 【図面の簡単な説明】

【図1】本発明を適用した一実施形態であって、BGAパッケージ1を多層プリント配線基板3に実装したときの断面模式図である。

【図2】多層プリント配線基板3に備えられた電極2の配列パターンを示す模式図である。

【図3】引き出し配線9の構成を説明するための模式図である。

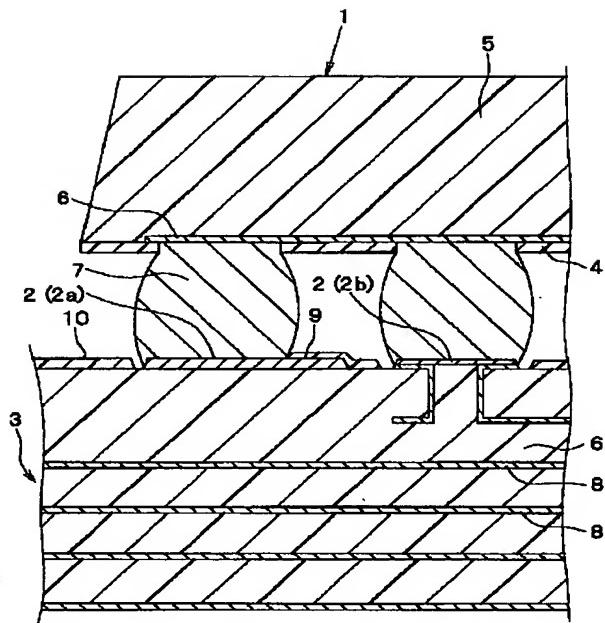
【図4】従来におけるBGAパッケージ101を多層プリント配線基板103に実装したときの断面模式図である。

【図5】(a)は最外周電極104aの部分拡大図であり、(b)は(a)の上面図である。

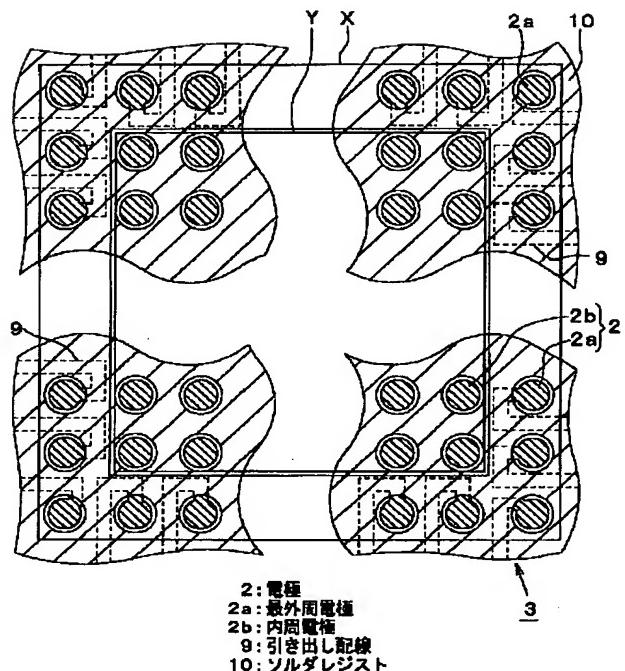
#### 【符号の説明】

1…BGAパッケージ、2…電極、2a…最外周電極、2b…内周電極、3…多層プリント配線基板、7…はんだバンプ、8…配線層、9…引き出し配線。

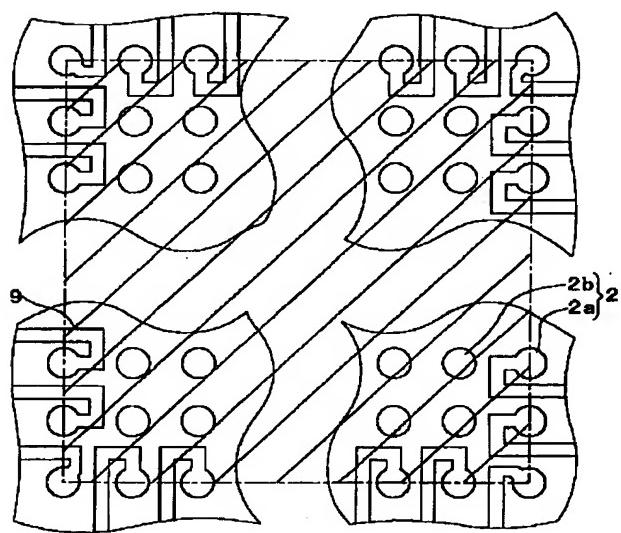
【図 1】



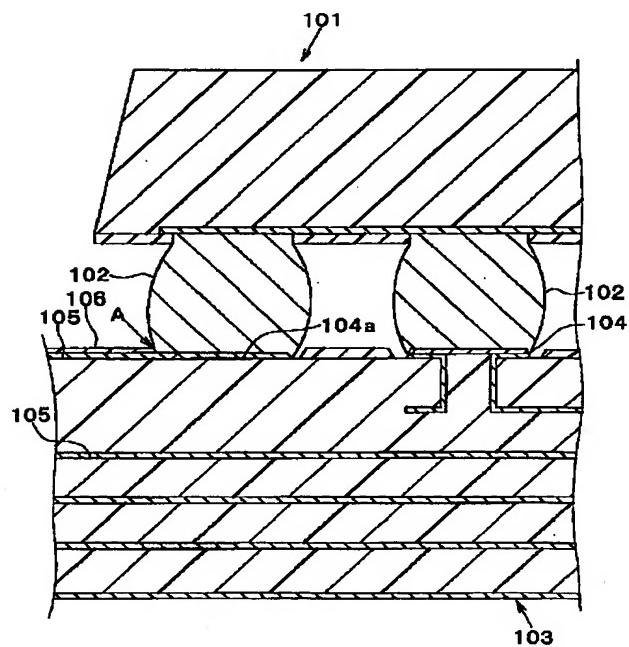
【図 2】



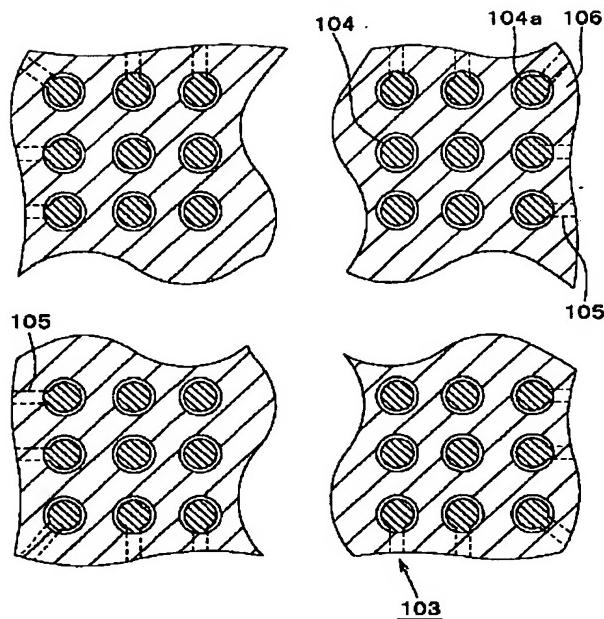
【図 3】



【図 4】



【図 5】



---

フロントページの続き

(72)発明者 青山 雅之  
愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソーカ